

Цифро-аналоговые преобразователи

Оглавление

1. Общие сведения
2. Последовательные ЦАП
 - ЦАП с широтно-импульсной модуляцией
 - Последовательный ЦАП на переключаемых конденсаторах
3. Параллельные ЦАП
 - ЦАП с суммированием весовых токов
 - ЦАП на источниках тока
 - Формирование выходного сигнала в виде напряжения
 - Параллельный ЦАП на переключаемых конденсаторах
 - ЦАП с суммированием напряжений
4. Интерфейсы цифро-аналоговых преобразователей
 - ЦАП с последовательным интерфейсом входных данных
 - ЦАП с параллельным интерфейсом входных данных
5. Применение ЦАП
 - Обработка чисел, имеющих знак
 - Перемножители и делители функций
 - Атенюаторы и интеграторы на ЦАП
 - Системы прямого цифрового синтеза сигналов
6. Параметры ЦАП

Цифро-аналоговые преобразователи

Общие сведения

Цифро-аналоговый преобразователь (ЦАП) предназначен для преобразования числа, определенного, как правило, в виде двоичного кода, в напряжение или ток, пропорциональные значению цифрового кода. Схемотехника цифро-аналоговых преобразователей весьма разнообразна. На рис. 1 представлена классификационная схема ЦАП по схемотехническим признакам. Кроме этого, ИМС цифро-аналоговых преобразователей классифицируются по следующим признакам:

- По виду выходного сигнала: с токовым выходом и выходом в виде напряжения
- По типу цифрового интерфейса: с последовательным вводом и с параллельным вводом входного кода
- По числу ЦАП на кристалле: одноканальные и многоканальные
- По быстродействию: умеренного и высокого быстродействия

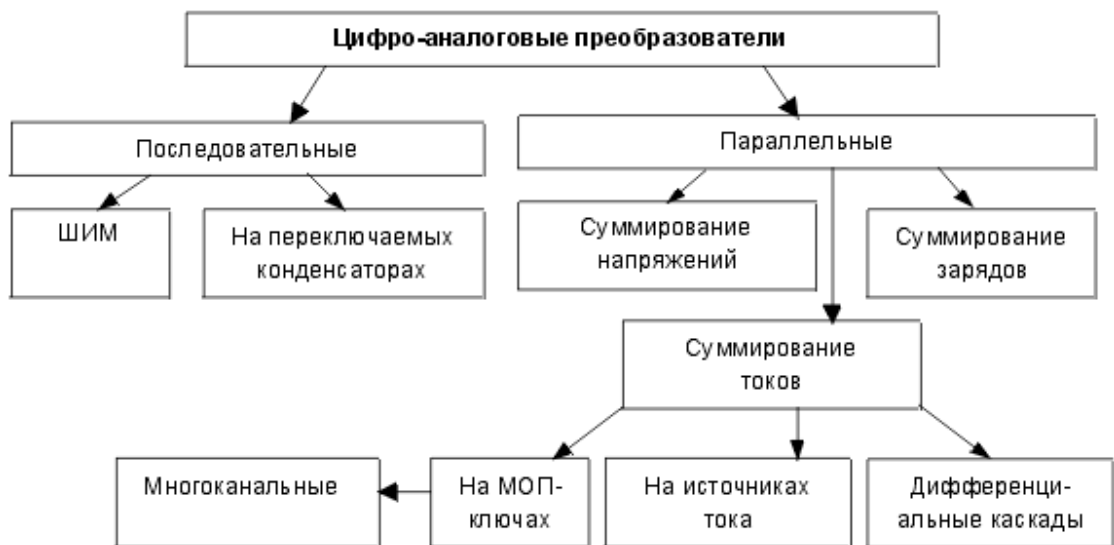


Рис. 1. Классификация ЦАП

Последовательные ЦАП

ЦАП с широтно-импульсной модуляцией

Очень часто ЦАП входит в состав микропроцессорных систем. В этом случае, если не требуется высокое быстродействие, цифро-аналоговое преобразование может быть очень просто осуществлено с помощью широтно-импульсной модуляции (ШИМ). Схема ЦАП с ШИМ приведена на рис. 1а.

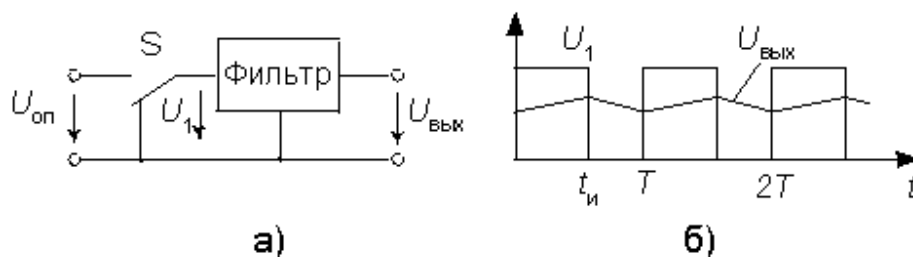


Рис. 1. ЦАП с широтно-импульсной модуляцией

Наиболее просто организуется цифро-аналоговое преобразование в том случае, если микроконтроллер имеет встроенную функцию широтно-импульсного преобразования (например, АТ90S8515 фирмы Atmel или 87С51GB фирмы Intel). Выход ШИМ управляет ключом S. В зависимости от заданной разрядности преобразования (для контроллера АТ90S8515 возможны режимы 8, 9 и 10 бит) контроллер с помощью своего таймера/счетчика формирует последовательность импульсов, относительная длительность которых $\gamma = t_n / T$ определяется соотношением

$$\gamma = \frac{D}{2^N}$$

где N – разрядность преобразования, а D – преобразуемый код. Фильтр нижних частот сглаживает импульсы, выделяя среднее значение напряжения. В результате выходное напряжение преобразователя

$$U = \gamma U = \frac{DU}{2^N}$$

Рассмотренная схема обеспечивает почти идеальную линейность преобразования, не содержит прецизионных элементов (за исключением источника опорного напряжения). Основной ее недостаток – низкое быстродействие.

Последовательный ЦАП на переключаемых конденсаторах

Рассмотренная выше схема ЦАП с ШИМ вначале преобразует цифровой код во временной интервал, который формируется с помощью двоичного счетчика квант за квантом, поэтому для получения N-разрядного преобразования необходимы 2^N временных квантов (тактов). Схема последовательного ЦАП, приведенная на рис. 2, позволяет выполнить цифро-аналоговое преобразование за значительно меньшее число тактов.

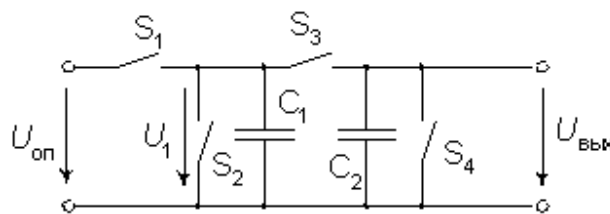


Рис. 2. Схема последовательного ЦАП на переключаемых конденсаторах

В этой схеме емкости конденсаторов C_1 и C_2 равны. Перед началом цикла преобразования конденсатор C_2 разряжается ключом S_4 . Входное двоичное слово задается в виде последовательного кода. Его преобразование осуществляется последовательно, начиная с младшего разряда d_0 . Каждый такт преобразования состоит из двух полутактов. В первом полутакте конденсатор C_1 заряжается до опорного напряжения $U_{оп}$ при $d_0=1$ посредством замыкания ключа S_1 или разряжается до нуля при $d_0=0$

путем замыкания ключа S_2 . Во втором полутакте при разомкнутых ключах S_1 , S_2 и S_4 замыкается ключ S_3 , что вызывает деление заряда пополам между C_1 и C_2 . В результате получаем

$$U_1(0) = U_{\text{вых}}(0) = (d_0/2)U_{\text{оп}} \quad (3)$$

Пока на конденсаторе C_2 сохраняется заряд, процедура заряда конденсатора C_1 должна быть повторена для следующего разряда d_1 входного слова. После нового цикла перезарядки напряжение на конденсаторах будет

$$U_{\text{вых}}(1) = U_1(1) = \frac{(d_1 + d_0/2)U_{\text{оп}}}{2} = \frac{(2d_1 + d_0)U_{\text{оп}}}{4} \quad (4)$$

Точно также выполняется преобразование для остальных разрядов слова. В результате для N -разрядного ЦАП выходное напряжение будет равно

$$U_{\text{вых}}(N-1) = U_1(N-1) = \frac{U_{\text{оп}}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{оп}}}{2^N} D \quad (5)$$

Если требуется сохранять результат преобразования сколь-нибудь продолжительное время, к выходу схемы следует подключить УВХ. После окончания цикла преобразования следует провести цикл выборки, перевести УВХ в режим хранения и вновь начать преобразование.

Таким образом, представленная схема выполняет преобразование входного кода за $2N$ квантов, что значительно меньше, чем у ЦАП с ШИМ. Здесь требуется только два согласованных конденсатора небольшой емкости. Конфигурация аналоговой части схемы не зависит от разрядности преобразуемого кода. Однако по быстродействию последовательный ЦАП значительно уступает параллельным цифро-аналоговым преобразователям, что ограничивает область его применения.

Параллельные ЦАП

ЦАП с суммированием весовых токов

Большинство схем параллельных ЦАП основано на суммировании токов, сила каждого из которых пропорциональна весу цифрового двоичного разряда, причем должны суммироваться только токи разрядов, значения которых равны 1. Пусть, например, требуется преобразовать двоичный четырехразрядный код в аналоговый сигнал тока. У четвертого, старшего значащего разряда (СЗР) вес будет равен $2^3=8$, у третьего разряда – $2^2=4$, у второго – $2^1=2$ и у младшего (МЗР) – $2^0=1$. Если вес МЗР $I_{\text{МЗР}}=1$ мА, то $I_{\text{СЗР}}=8$ мА, а максимальный выходной ток преобразователя $I_{\text{вых.макс}}=15$ мА и соответствует коду 1111₂. Понятно, что коду 1001₂, например, будет соответствовать $I_{\text{вых}}=9$ мА и т.д. Следовательно, требуется построить схему, обеспечивающую генерацию и коммутацию по заданным законам точных весовых токов. Простейшая схема, реализующая указанный принцип, приведена на рис. 3.

Сопротивления резисторов выбирают так, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда соответствующий ему бит входного слова равен единице. Выходной ток определяется соотношением

$$I_{\text{ВЫХ}} = \frac{U_{\text{ОП}}}{R_0} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{\text{ОП}}}{R_0} D$$

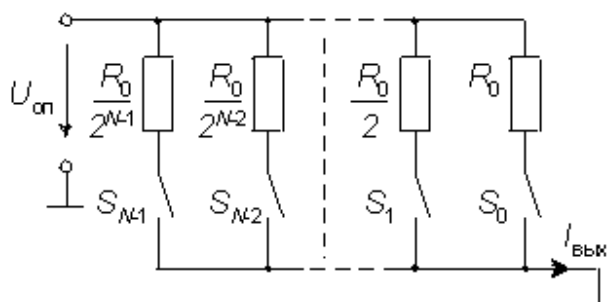


Рис. 3. Простейшая схема ЦАП с суммированием весовых токов

При высокой разрядности ЦАП токозадающие резисторы должны быть согласованы с высокой точностью. Наиболее жесткие требования по точности предъявляются к резисторам старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в k -м разряде должен быть меньше, чем

$$\Delta R / R = 2^{-k}$$

Из этого условия следует, что разброс сопротивления резистора, например, в четвертом разряде не должен превышать 3%, а в 10-м разряде – 0,05% и т.д.

Рассмотренная схема при всей ее простоте обладает целым букетом недостатков. Во-первых, при различных входных кодах ток, потребляемый от источника опорного напряжения (ИОН), будет различным, а это повлияет на величину выходного напряжения ИОН. Во-вторых, значения сопротивлений весовых резисторов могут различаться в тысячи раз, а это делает весьма затруднительной реализацию этих резисторов в полупроводниковых ИМС. Кроме того, сопротивление резисторов старших разрядов в многоразрядных ЦАП может быть соизмеримым с сопротивлением замкнутого ключа, а это приведет к погрешности преобразования. В-третьих, в этой схеме к разомкнутым ключам прикладывается значительное напряжение, что усложняет их построение.

Эти недостатки устранены в схеме ЦАП AD7520 (отечественный аналог 572ПА1), разработанном фирмой Analog Devices в 1973 году, которая в настоящее время является по существу промышленным стандартом (по ней выполнены многие серийные модели ЦАП). Указанная схема представлена на рис. 4. В качестве ключей здесь используются МОП-транзисторы.

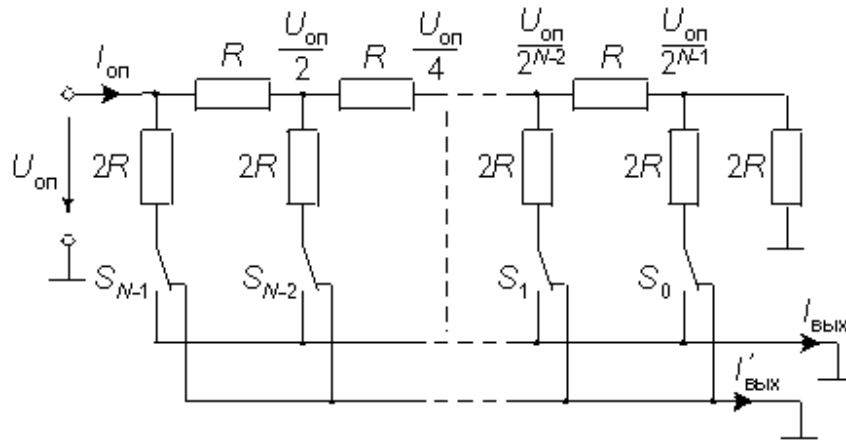


Рис. 4. Схема ЦАП с переключателями и матрицей постоянного импеданса

В этой схеме задание весовых коэффициентов ступеней преобразователя осуществляют посредством последовательного деления опорного напряжения с помощью резистивной матрицы постоянного импеданса. Основным элементом такой матрицы представляет собой делитель напряжения (рис. 5), который должен удовлетворять следующему условию: если он нагружен на сопротивление R_H , то его входное сопротивление $R_{ВХ}$ также должно принимать значение R_H . Коэффициент ослабления цепи $\alpha = U_2/U_1$ при этой нагрузке должен иметь заданное значение. При выполнении этих условий получаем следующие выражения для сопротивлений:

$$U_{ВЫХ}(N-1) = U_1(N-1) = \frac{U_{оп}}{2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{оп}}{2^N} D$$

$$R_p = \frac{\alpha}{1-\alpha} R_H, \quad R_s = (1-\alpha)R_H \quad (6)$$

При двоичном кодировании $\alpha = 0,5$. Если положить $R_H = 2R$, то

$$R_s = R \text{ и } R_p = 2R \quad (7)$$

в соответствии с рис.4.

Поскольку в любом положении переключателей S_k они соединяют нижние выводы резисторов с общей шиной схемы, источник опорного напряжения нагружен на постоянное входное сопротивление $R_{ВХ} = R$. Это гарантирует неизменность опорного напряжения при любом входном коде ЦАП.

Согласно рис. 4, выходные токи схемы определяются соотношениями

$$I_{ВЫХ} = \frac{U_{оп}}{R \cdot 2^N} \sum_{k=0}^{N-1} d_k 2^k = \frac{U_{оп}}{R \cdot 2^N} D \quad (8)$$

$$I'_{ВЫХ} = \frac{U_{оп}}{R \cdot 2^N} \sum_{k=0}^{N-1} \bar{d}_k 2^k = \frac{U_{оп}}{R \cdot 2^N} \bar{D} \quad (9)$$

а входной ток

$$I_{\text{вх}} = I_{\text{вых}} + I'_{\text{вых}} + \frac{U_{\text{оп}}}{R \cdot 2^N} = \frac{U_{\text{оп}}}{R} \quad (10)$$

Поскольку нижние выводы резисторов $2R$ матрицы при любом состоянии переключателей S_k соединены с общей шиной схемы через низкое сопротивление замкнутых ключей, напряжения на ключах всегда небольшие, в пределах нескольких милливольт. Это упрощает построение ключей и схем управления ими и позволяет использовать опорное напряжение из широкого диапазона, в том числе и различной полярности. Поскольку выходной ток ЦАП зависит от $U_{\text{оп}}$ линейно (см. (8)), преобразователи такого типа можно использовать для умножения аналогового сигнала (подавая его на вход опорного напряжения) на цифровой код. Такие ЦАП называют *перемножающими* (MDAC).

Точность этой схемы снижает то обстоятельство, что для ЦАП, имеющих высокую разрядность, необходимо согласовывать сопротивления R_0 ключей с разрядными токами. Особенно это важно для ключей старших разрядов. Например, в 10-разрядном ЦАП AD7520 ключевые МОП-транзисторы шести старших разрядов сделаны разными по площади и их сопротивление R_0 нарастает согласно двоичному коду (20, 40, 80, ..., 640 Ом). Таким способом уравниваются (до 10 мВ) падения напряжения на ключах первых шести разрядов, что обеспечивает монотонность и линейность переходной характеристики ЦАП. 12-разрядный ЦАП 572ПА2 имеет дифференциальную нелинейность до 0,025% (1 МЗР).

ЦАП на МОП ключах имеют относительно низкое быстродействие из-за большой входной емкости МОП-ключей. Тот же 572ПА2 имеет время установления выходного тока при смене входного кода от 000...0 до 111...1, равное 15 мкс. 12-разрядный DAC7611 фирмы Burr-Brown имеет время установления выходного напряжения 10 мкс. В то же время ЦАП на МОП-ключах имеют минимальную мощность потребления. Тот же DAC7611 потребляет всего 2,5 мВт. В последнее время появились модели ЦАП рассмотренного выше типа с более высоким быстродействием. Так 12-разрядный AD7943 имеет время установления тока 0,6 мкс и потребляемую мощность всего 25 мкВт. Малое собственное потребление позволяет запитывать такие микромощные ЦАП прямо от источника опорного напряжения. При этом они могут даже не иметь вывода для подключения ИОН, например, AD5321.

ЦАП на источниках тока

ЦАП на источниках тока обладают более высокой точностью. В отличие от предыдущего варианта, в котором весовые токи формируются резисторами сравнительно небольшого сопротивления и, как следствие, зависят от сопротивления ключей и нагрузки, в данном случае весовые токи обеспечиваются транзисторными источниками тока, имеющими высокое динамическое сопротивление. Упрощенная схема ЦАП на источниках тока приведена на рис. 6.

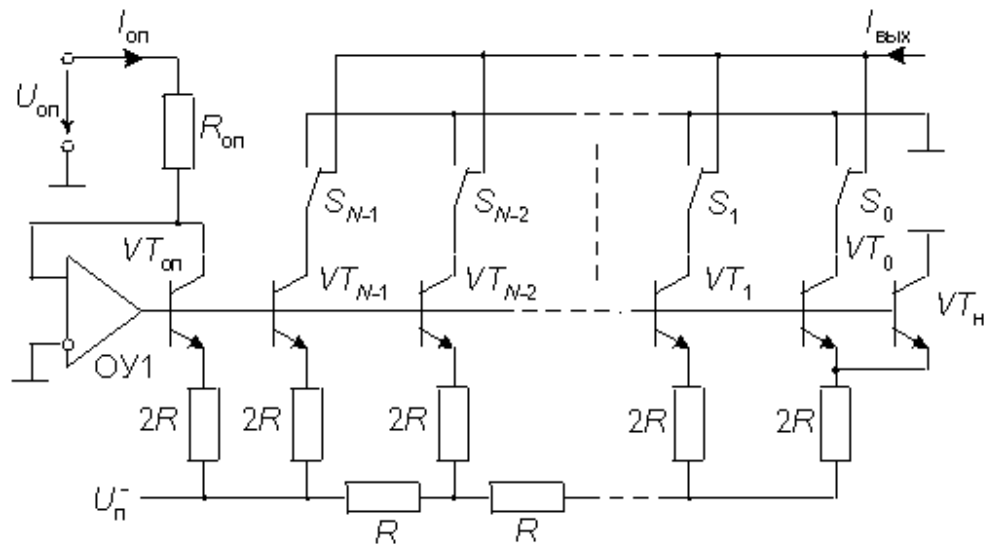


Рис. 6. Схема ЦАП на источниках тока

Весовые токи формируются с помощью резистивной матрицы. Потенциалы баз транзисторов одинаковы, а чтобы были равны и потенциалы эмиттеров всех транзисторов, площади их эмиттеров делают различными в соответствии с весовыми коэффициентами. Правый резистор матрицы подключен не к общей шине, как на схеме рис. 4, а к двум параллельно включенным одинаковым транзисторам VT_0 и VT_n , в результате чего ток через VT_0 равен половине тока через VT_1 . Входное напряжение для резистивной матрицы создается с помощью опорного транзистора $VT_{оп}$ и операционного усилителя $ОУ1$, выходное напряжение которого устанавливается таким, что коллекторный ток транзистора $VT_{оп}$ принимает значение $I_{оп}$. Выходной ток для N -разрядного ЦАП.

$$I_{\text{Вых}} = \frac{I_{\text{оп}}}{2^N} D \quad (11)$$

Характерными примерами ЦАП на переключателях тока с биполярными транзисторами в качестве ключей являются 12-разрядный 594ПА1 с временем установления 3,5 мкс и погрешностью линейности не более 0,012% и 12-разрядный AD565, имеющий время установления 0,2 мкс при такой же погрешности линейности. Еще более высоким быстродействием обладает AD668, имеющий время установления 90 нс и ту же погрешность линейности. Из новых разработок можно отметить 14-разрядный AD9764 со временем установления 35 нс и погрешностью линейности не более 0,01%.

В качестве переключателей тока S_k часто используются биполярные *дифференциальные каскады*, в которых транзисторы работают в активном режиме. Это позволяет сократить время установления до единиц наносекунд. Схема переключателя тока на дифференциальных усилителях приведена на рис. 7.

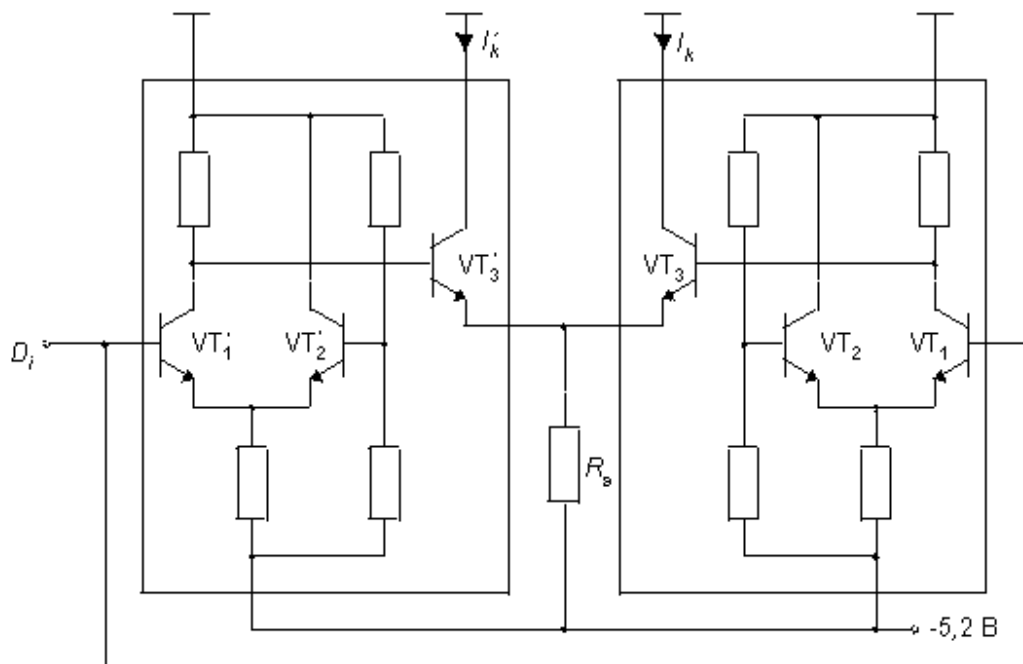


Рис. 7. Переключатель тока на дифференциальных усилителях

Дифференциальные каскады VT_1-VT_3 и $VT'_1-VT'_3$ образованы из стандартных ЭСЛ вентилях. Ток I_k , протекающий через вывод коллектора выходного эмиттерного повторителя является выходным током ячейки. Если на цифровой вход D_k подается напряжение высокого уровня, то транзистор VT_3 открывается, а транзистор VT'_3 закрывается. Выходной ток определяется выражением

$$I_k \approx \frac{(5,2 - 0,9)V}{R_3}$$

Точность значительно повышается, если резистор R_3 заменить источником постоянного тока, как в схеме на рис. 6. Благодаря симметрии схемы существует возможность формирования двух выходных токов – прямого и инверсного. Наиболее быстродействующие модели подобных ЦАП имеют входные ЭСЛ-уровни. Примером может служить 12-ти разрядный MAX555, имеющий время установления 4 нс до уровня 0,1%. Поскольку выходные сигналы таких ЦАП захватывают радиочастотный диапазон, они имеют выходное сопротивление 50 или 75 ом, которое должно быть согласовано с волновым сопротивлением кабеля, подключаемого к выходу преобразователя.

Формирование выходного сигнала в виде напряжения

Существует несколько способов формирования выходного напряжения для ЦАП с суммированием весовых токов. Два из них показаны на рис. 8.

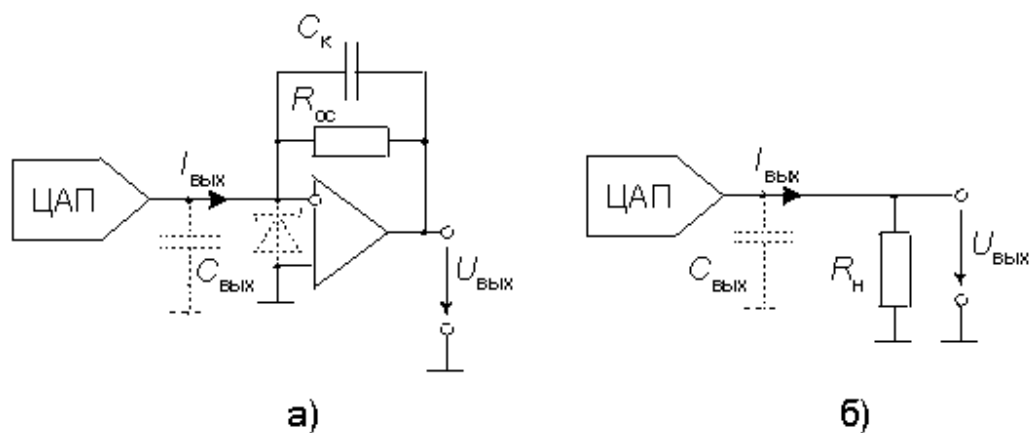


Рис. 8. Формирование напряжения по токовому выходу ЦАП

На рис. 8а приведена схема с преобразователем тока в напряжение на операционном усилителе (ОУ). Эта схема пригодна для всех ЦАП с токовым выходом. Поскольку пленочные резисторы, определяющие весовые токи ЦАП имеют значительный температурный коэффициент сопротивления, резистор обратной связи R_{oc} следует изготавливать на кристалле ЦАП и в том же технологическом процессе, что обычно и делается. Это позволяет снизить температурную нестабильность преобразователя в 300...400 раз.

Для ЦАП на МОП-ключах с учетом (8) выходное напряжение схемы на рис. 8а.

$$U_{\text{ВЫХ}} = -R_{oc} I_{\text{ВЫХ}} = -\frac{R_{oc}}{R \cdot 2^N} U_{\text{оп}} D$$

Обычно сопротивление резистора обратной связи $R_{oc}=R$. В таком случае

$$U_{\text{ВЫХ}} = -\frac{1}{2^N} U_{\text{оп}} D \quad (12)$$

Большинство моделей ЦАП имеет значительную выходную емкость. Например, у AD7520 с МОП-ключами в зависимости от входного кода $C_{\text{ВЫХ}}$ составляет величину 30...120 пФ, у AD565А с источниками тока $C_{\text{ВЫХ}}=25$ пФ. Эта емкость совместно с выходным сопротивлением ЦАП и резистором R_{oc} создает дополнительный полюс частотной характеристики петли обратной связи ОУ, который может вызвать неустойчивость в виде самовозбуждения. Особенно это опасно для ЦАП с МОП-ключами при нулевом входном коде. При $R_{oc}=10$ кОм частота второго полюса составит около 100 кГц при 100%-ной глубине обратной связи. В таком случае усилитель, частота единичного усиления которого f_t превышает 500 кГц, будет иметь явно недостаточные запасы устойчивости. Для сохранения устойчивости можно включить параллельно резистору R_{oc} конденсатор C_K , емкость которого в первом приближении можно взять равной $C_{\text{ВЫХ}}$. Для более точного выбора C_K необходимо провести полный анализ устойчивости схемы с учетом свойств конкретного ОУ. Эти мероприятия настолько серьезно ухудшают быстродействие схемы, что возникает парадоксальная ситуация: для поддержания высокого быстродействия даже недорогого ЦАП может потребоваться относительно дорогой быстродействующий (с малым временем установления) ОУ.

Ранние модели ЦАП с МОП ключами (AD7520, 572ПА1 и др.) допускают отрицательное напряжение на ключах не свыше 0,7 В, поэтому для защиты ключей между выходами ЦАП следует включать диод Шоттки, как это показано на рис. 8а.

Для цифро-аналогового преобразователя на источниках тока преобразование выходного тока в напряжение может быть произведено с помощью резистора (рис.8б). В этой схеме невозможно самовозбуждение и сохранено быстродействие, однако амплитуда выходного напряжения должна быть небольшой (например, для AD565A в биполярном режиме в пределах ± 1 В). В противном случае транзисторы источников тока могут выйти из линейного режима. Такой режим обеспечивается при низких значениях сопротивления нагрузки: $R_H \approx 1$ кОм. Для увеличения амплитуды выходного сигнала ЦАП в этой схеме к ее выходу можно подключить неинвертирующий усилитель на ОУ.

Для ЦАП с МОП-ключами, чтобы получить выходной сигнал в виде напряжения, можно использовать инверсное включение резистивной матрицы (рис. 9).

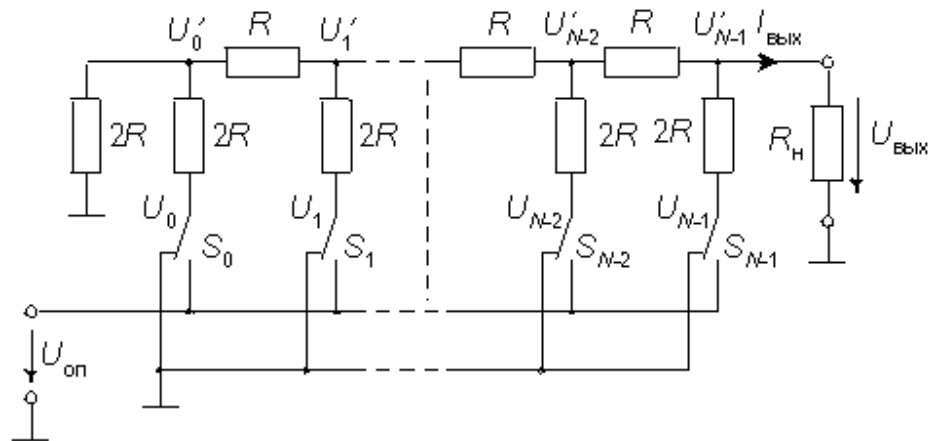


Рис. 9. Инверсное включение ЦАП с МОП-ключами

Для расчета выходного напряжения найдем связь между напряжением U_i на ключе S_i и узловым напряжением U'_i . Воспользуемся принципом суперпозиции. Будем считать равными нулю все напряжения на ключах, кроме рассматриваемого напряжения U_i . При $R_H=2R$ к каждому узлу подключены справа и слева нагрузки сопротивлением $2R$. Воспользовавшись методом двух узлов, получим

$$U'_i = \frac{\frac{U_i}{2R}}{\frac{1}{2R} + \frac{1}{2R} + \frac{1}{2R}} = \frac{U_i}{3}$$

Выходное напряжение ЦАП найдем как общее напряжение на крайнем правом узле, вызванное суммарным действием всех U_i . При этом напряжения узлов суммируются с весами, соответствующими коэффициентам деления резистивной матрицы $R-2R$. Получим

$$U_{\text{ВЫХ}} = \frac{1}{3 \cdot 2^{N-1}} \sum_{k=0}^{N-1} U_k 2^k = \frac{U_{\text{оп}}}{3 \cdot 2^{N-1}} D$$

Для определения выходного напряжения при произвольной нагрузке воспользуемся теоремой об эквивалентном генераторе. Из эквивалентной схемы ЦАП на рис. 10 видно, что

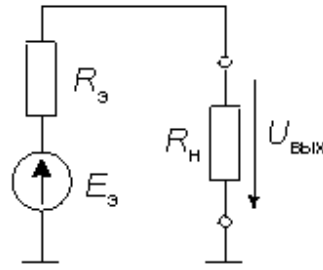


Рис. 10

$$U_{\text{ВЫХ}} = \frac{E_{\text{э}} \cdot R_{\text{н}}}{R_{\text{э}} + R_{\text{н}}} \quad (13)$$

Откуда э.д.с. эквивалентного генератора

$$E_{\text{э}} = U_{\text{ВЫХ}} \left(1 + \frac{R_{\text{э}}}{R_{\text{н}}} \right) \quad (14)$$

Эквивалентное сопротивление генератора $R_{\text{э}}$ совпадает со входным сопротивлением матрицы $R-2R$, т.е. $R_{\text{э}}=R$. При $R_{\text{н}}=2R$ из (14) получим

$$E_{\text{э}} = \frac{U_{\text{оп}}}{2^N} D \quad (15)$$

Подставив (15) в (13), для произвольной нагрузки получим

$$U_{\text{ВЫХ}} = \frac{R_{\text{н}}}{R + R_{\text{н}}} \cdot \frac{U_{\text{оп}}}{2^N} D$$

В частности, при $R_{\text{н}}=\infty$

$$U_{\text{ВЫХ}} = \frac{U_{\text{оп}}}{2^N} D \quad (16)$$

Недостатками этой схемы являются: большое падение напряжения на ключах, изменяющаяся нагрузка источника опорного напряжения и значительное выходное сопротивление. Вследствие первого недостатка по этой схеме нельзя включать ЦАП типа 572ПА1 или 572ПА2, но можно 572ПА6 и 572ПА7. Из-за второго недостатка источник опорного напряжения должен обладать низким выходным сопротивлением, в противном случае возможна немонотонность характеристики преобразования. Тем не менее, инверсное включение резистивной матрицы довольно широко применяется в ИМС ЦАП с выходом в виде напряжения, например, в 12-ти разрядном MAX531, включающем также встроенный ОУ в неинвертирующем включении в качестве буфера, или в 16-ти разрядном MAX542 без встроенного буфера. 12-ти разрядный ЦАП AD7390 построен на инверсной матрице с буферным усилителем на кристалле и потребляет всего 0,3 мВт мощности. Правда его время установления достигает 70 мкс.

Параллельный ЦАП на переключаемых конденсаторах

Основой ЦАП этого типа является матрица конденсаторов, емкости которых соотносятся как целые степени двух. Схема простого варианта такого преобразователя приведена на рис. 11. Емкость k -го конденсатора матрицы определяется соотношением

$$C_k = 2^k C_0. \quad (17)$$

Цикл преобразования состоит из двух фаз. В первой фазе ключи $S_0 \dots S_{N-1}$ находятся в левой позиции. Ключ сброса $S_{сб}$ замкнут. При этом все конденсаторы разряжены. Во второй фазе ключ сброса $S_{сб}$ размыкается. Если k -й бит входного N -разрядного слова $d_k=1$, то соответствующий ключ S_k переключается в правую позицию, подключая нижнюю обкладку конденсатора к источнику опорного напряжения, или остается в левой позиции, если $d_k=0$. Суммарный заряд конденсаторов матрицы с учетом (17) составит

$$q = U_{оп} \sum_{k=0}^{N-1} C_k d_k = U_{оп} C_0 \sum_{k=0}^{N-1} 2^k d_k = U_{оп} C_0 D \quad (18)$$

Равный заряд получает и конденсатор C в обратной связи ОУ. При этом выходное напряжение ОУ составит

$$U_{вых} = -q/C. \quad (19)$$

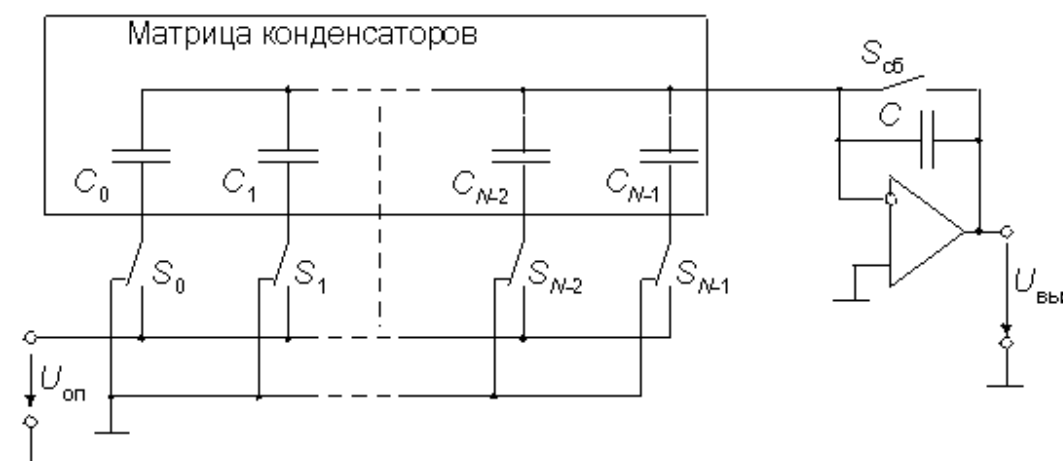


Рис. 8.11. Параллельный ЦАП на коммутируемых конденсаторах

Подставив (18) в (19), найдем окончательно

$$U_{вых} = -U_{оп} \frac{C_0}{C} D \quad (20)$$

Для хранения результата преобразования (постоянного напряжения) в течении сколь-нибудь продолжительного времени к выходу ЦАП этого типа следует подключить устройство выборки-хранения. Хранить выходное напряжение неограниченное время, как это могут делать ЦАП с суммированием весовых токов, снабженные регистром-защелкой, преобразователи на коммутируемых конденсаторах не могут из-за утечки заряда. Поэтому они применяются, в основном, в составе аналого-

цифровых преобразователей. Другим недостатком является большая площадь кристалла ИМС, занимаемая подобной схемой.

ЦАП с суммированием напряжений

Схема восьмиразрядного преобразователя с суммированием напряжений, изготавливаемого в виде ИМС, приведена на рис. 8.12. Основу преобразователя составляет цепь из 256 резисторов равного сопротивления, соединенных последовательно. Вывод W через ключи $S_0 \dots S_{255}$ может подключаться к любой точке этой цепи в зависимости от входного числа. Входной двоичный код D преобразуется дешифратором 8×256 в унитарный позиционный код, непосредственно управляющий ключами. Если приложить напряжение U_{AB} между выводами A и B , то напряжение между выводами W и B составит

$$U_{WB} = U_{AB} D.$$

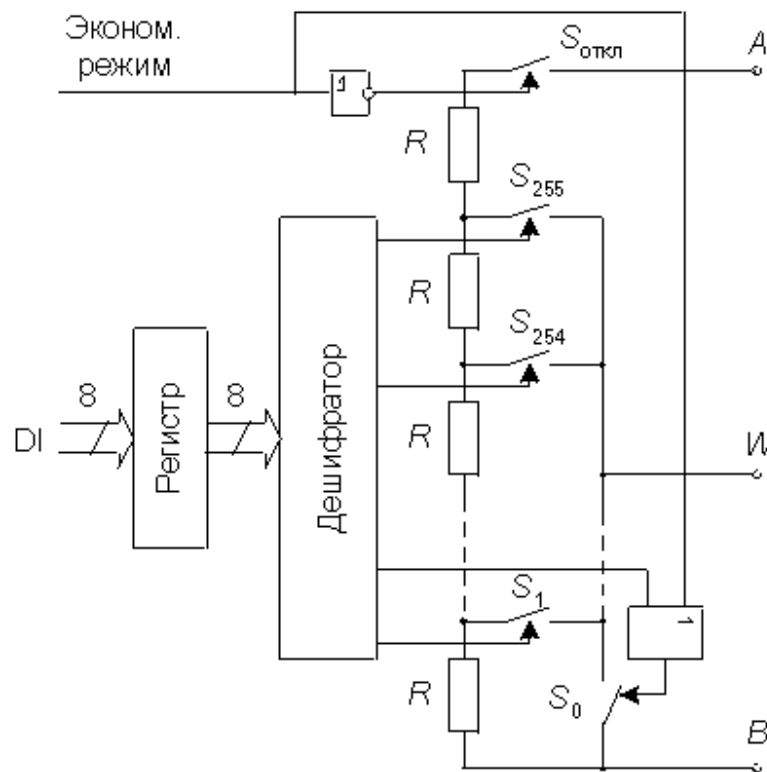


Рис. 12. Блок-схема ЦАП с суммированием напряжений

Достоинством данной схемы является малая дифференциальная нелинейность и гарантированная монотонность характеристики преобразования. Ее можно использовать в качестве резистора, подстраиваемого цифровым кодом. Выпускается несколько моделей таких ЦАП. Например, микросхема AD8403 содержит четыре восьмиразрядных ЦАП, выполненных по схеме на рис. 8.12, с сопротивлением между выводами A и B 10, 50 либо 100 кОм в зависимости от модификации. При подаче активного уровня на вход “Экономичный режим” происходит размыкание ключа $S_{откл}$ и замыкание ключа S_0 . ИМС имеет вход сброса, которым ЦАП можно установить на середину шкалы. Фирма Dallas Semiconductor выпускает несколько моделей ЦАП (например, сдвоенный DS1867) с суммированием напряжений, у которых входной регистр представляет собой энергонезависимое оперативное запоминающее устройство, что особенно удобно для построения схем с автоматической

подстройкой (калибровкой). Недостаток схемы – необходимость изготавливать на кристалле большое количество (2^N) согласованных резисторов. Тем не менее, в настоящее время выпускаются 8-ми, 10-ти и 12-ти разрядные ЦАП данного типа с буферными усилителями на выходе, например, AD5301, AD5311 и AD5321.

Интерфейсы цифро-аналоговых преобразователей

Важную часть цифро-аналогового преобразователя составляет цифровой интерфейс, т.е. схемы, обеспечивающие связь управляющих входов ключей с источниками цифровых сигналов. Структура цифрового интерфейса определяет способ подключения ЦАП к источнику входного кода, например, микропроцессору или микроконтроллеру. Свойства цифрового интерфейса непосредственно влияют и на форму кривой сигнала на выходе ЦАП. Так, неодновременность поступления битов входного слова на управляющие входы ключей преобразователя приводит к появлению узких выбросов, "иголок", в выходном сигнале при смене кода.

При управлении ЦАП от цифровых устройств с жесткой логикой управляющие входы ключей ЦАП могут быть непосредственно подключены к выходам цифровых устройств, поэтому во многих моделях ИМС ЦАП, особенно ранних (572ПА1, 594ПА1, 1108ПА1, AD565А и др.), сколь-нибудь существенная цифровая часть отсутствует. Если же ЦАП входит в состав микропроцессорной системы и получает входной код от шины данных, то он должен быть снабжен устройствами, позволяющими принимать входное слово от шины данных, коммутировать в соответствии с этим словом ключи ЦАП и хранить его до получения другого слова. Для управления процессом загрузки входного слова ЦАП должен иметь соответствующие управляющие входы и схему управления. В зависимости от способа загрузки входного слова в ЦАП различают преобразователи с последовательным и параллельным интерфейсами входных данных.

ЦАП с последовательным интерфейсом входных данных

Такой преобразователь содержит на кристалле помимо собственно ЦАП дополнительно также последовательный регистр загрузки, параллельный регистр хранения и управляющую логику (рис. 13а). Чаще всего используется трехпроводный интерфейс, который обеспечивает управление ЦАП-преобразователем от SPI, QSPI, MICROWIRE интерфейсов процессоров. При активном уровне сигнала CS (в данном случае - нулевом) входное слово длины N (равной разрядности ЦАП) загружается по линии DI в регистр сдвига под управлением тактовой последовательности CLK. После окончания загрузки, выставив активный уровень на линию LD, входное слово записывают в регистр хранения, выходы которого непосредственно управляют ключами ЦАП. Для того, чтобы иметь возможность передавать по одной линии данных входные коды в несколько ЦАП, последний разряд регистра сдвига у многих моделей ЦАП с последовательным интерфейсом соединяется с выводом ИМС DO. Этот вывод подключается ко входу DI следующего ЦАП и т.д. Коды входных слов передаются, начиная с кода самого последнего преобразователя в этой цепочке.

В качестве примера на рис. 13б представлена временная диаграмма, отражающая процесс загрузки входного слова в ЦАП AD7233. Минимально допустимые значения интервалов времени (порядка 50 нс), обозначенных на временных диаграммах, указываются в технической документации на ИМС.

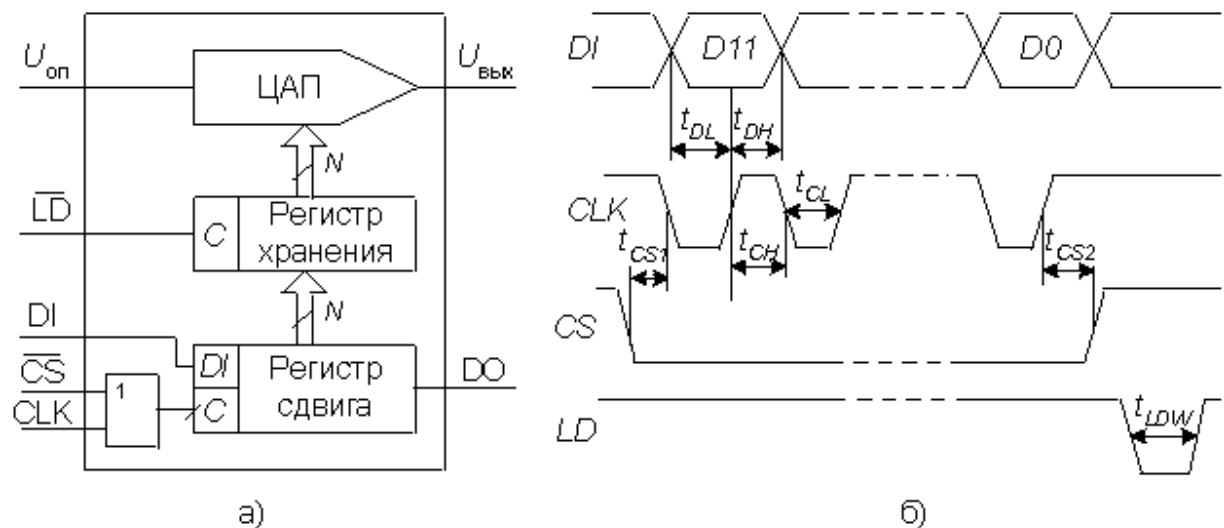


Рис. 13. ЦАП с последовательным интерфейсом

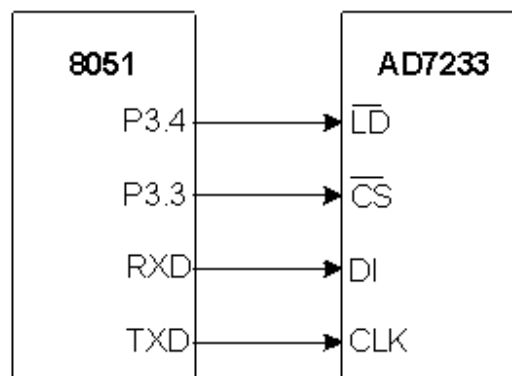


Рис. 14. Подключение ЦАП с последовательным интерфейсом к микроконтроллеру семейства MCS51

На рис. 14 приведен вариант схемы подключения преобразователя с последовательным интерфейсом к микроконтроллеру (МК). На время загрузки входного слова в ЦАП через последовательный порт микроконтроллера, к которому могут быть также подключены и другие приемники, на вход CS (выбор кристалла) подается активный уровень с одной из линий ввода-вывода МК. После окончания загрузки МК меняет уровень на входе CS, как это показано на рис. 8.13б, и, выставив активный уровень на входе LD ЦАП, обеспечивает пересылку входного кода из регистра сдвига ЦАП в регистр хранения. Время загрузки зависит от тактовой частоты МК и обычно составляет единицы микросекунд. В случае, если колебания выходного сигнала ЦАП во время загрузки допустимы, вход LD можно соединить с общей точкой схемы.

Минимальное количество линий связи с ЦАП обеспечивается двухпроводным интерфейсом I2C. Этим интерфейсом оснащаются некоторые последние модели ЦАП, например, AD5301. Адресация конкретного устройства осуществляется по линии данных.

ЦАП с параллельным интерфейсом входных данных

Чаще используются два варианта. В первом варианте на N входов данных N-разрядного ЦАП подается все входное слово целиком. Интерфейс такого ЦАП включает два регистра хранения и схему управления (рис. 15а). Два регистра хранения нужны, если пересылка входного кода в ЦАП и установка выходного аналогового сигнала, соответствующего этому коду, должны быть разделены во времени. Подача на вход асинхронного сброса CLR сигнал низкого уровня приводит к обнулению первого регистра и, соответственно выходного напряжения ЦАП.

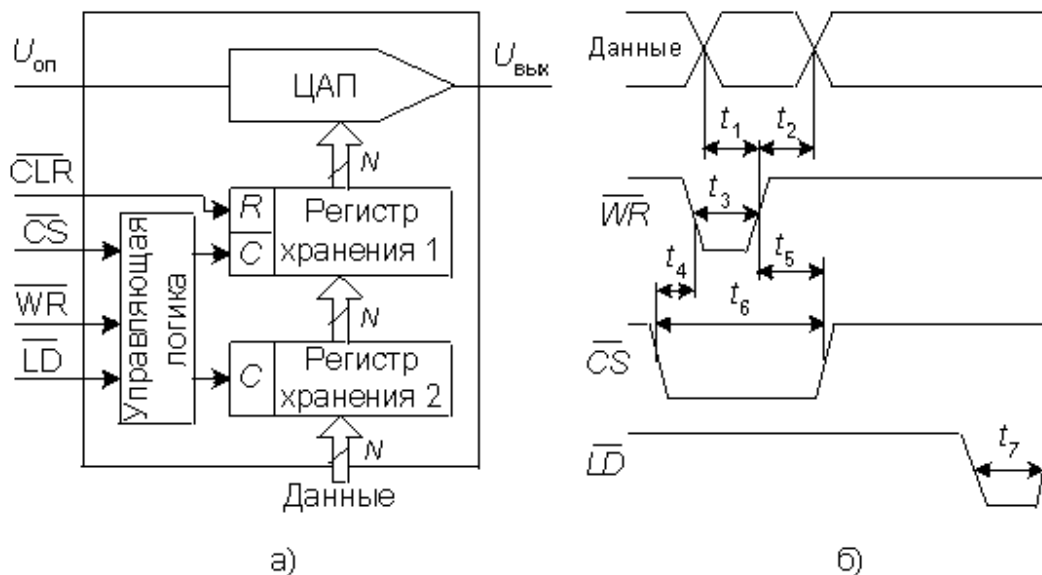


Рис.15. ЦАП с параллельным интерфейсом

Пример блок-схемы подключения 12-ти разрядного ЦАП MAX507 к 16-ти разрядному микропроцессору (МП) приведен на рис. 16. процессор посылает входной код в ЦАП как в ячейку памяти данных. Вначале с шины адрес/данные поступает адрес ЦАП, который фиксируется регистром по команде с выхода ALE микропроцессора и, после дешифрации, активизирует вход CS ЦАП. Вслед за этим МП подает на шину адрес/данные входной код ЦАП и затем сигнал записи на вход WR (см. рис. 156).

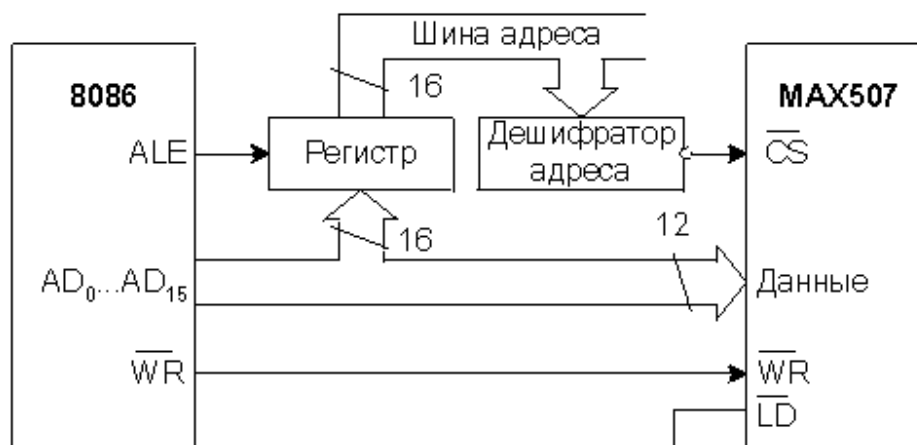


Рис. 16. Подключение ЦАП с параллельным интерфейсом к микропроцессору Intel 8086

Для подключения многоразрядных ЦАП к восьмиразрядным микропроцессорам и микроконтроллерам используется второй вариант параллельного интерфейса. Он предусматривает наличие двух параллельных загрузочных регистров для приема младшего байта входного слова МБ и старшего байта - СБ (рис. 17). Пересылка байтов входного слова в загрузочные регистры может происходить в любой последовательности.

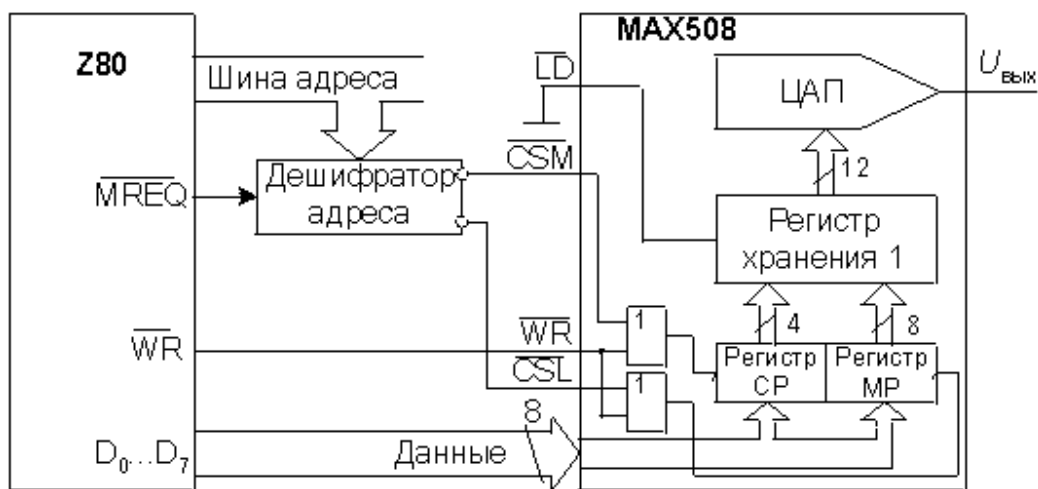


Рис. 17. Подключение ЦАП с параллельным интерфейсом второго типа к восьмиразрядному микропроцессору

Применение ЦАП

Схемы применения цифро-аналоговых преобразователей относятся не только к области преобразования код - аналог. Пользуясь их свойствами можно определять произведения двух или более сигналов, строить делители функций, аналоговые звенья, управляемые от микроконтроллеров, такие как аттенюаторы, интеграторы. Важной областью применения ЦАП являются также генераторы сигналов, в том числе сигналов произвольной формы. Ниже рассмотрены некоторые схемы обработки сигналов, включающие ЦА-преобразователи.

Обработка чисел, имеющих знак

До сих пор при описании цифро-аналоговых преобразователей входная цифровая информация представлялась в виде чисел натурального ряда (униполярных). Обработка целых чисел (биполярных) имеет определенные особенности. Обычно двоичные целые числа представляются с использованием дополнительного кода. Таким путем с помощью восьми разрядов можно представить числа в диапазоне от -128 до +127. При вводе чисел в ЦАП этот диапазон чисел сдвигают до 0...255 путем прибавления 128. Числа, большие 128, при этом считаются положительными, а числа, меньшие 128, - отрицательными. Среднее число 128 соответствует нулю. Такое представление чисел со знаком, называется смещенным кодом. Прибавление числа, составляющего половину полной шкалы данной разрядности (в нашем примере это 128), можно легко выполнить путем инверсии старшего (знакового) разряда. Соответствие рассмотренных кодов иллюстрируется табл. 1.

Таблица 1

Десятичный	Дополнительный	Смещенный	Аналог I/I_{\max}
------------	----------------	-----------	---------------------

127	01111111	11111111	127/255
1	00000001	10000001	1/255
0	00000000	10000000	0
- 1	11111111	01111111	-1/255
- 127	10000001	00000001	-127/255
- 128	10000000	00000000	-128/255

Чтобы получить выходной сигнал с правильным знаком, необходимо осуществить обратный сдвиг путем вычитания тока или напряжения, составляющего половину шкалы преобразователя. Для различных типов ЦАП это можно сделать разными способами. Например, у ЦАП на источниках тока, диапазон изменения опорного напряжения ограничен, причем выходное напряжение имеет полярность обратную полярности опорного напряжения. В этом случае биполярный режим наиболее просто реализуется включением дополнительного резистора смещения $R_{см}$ между выходом ЦАП и входом опорного напряжения (рис. 18а). Резистор $R_{см}$ изготавливается на кристалле ИМС. Его сопротивление выбрано таким, чтобы ток $I_{см}$ составлял половину максимального значения выходного тока ЦАП.

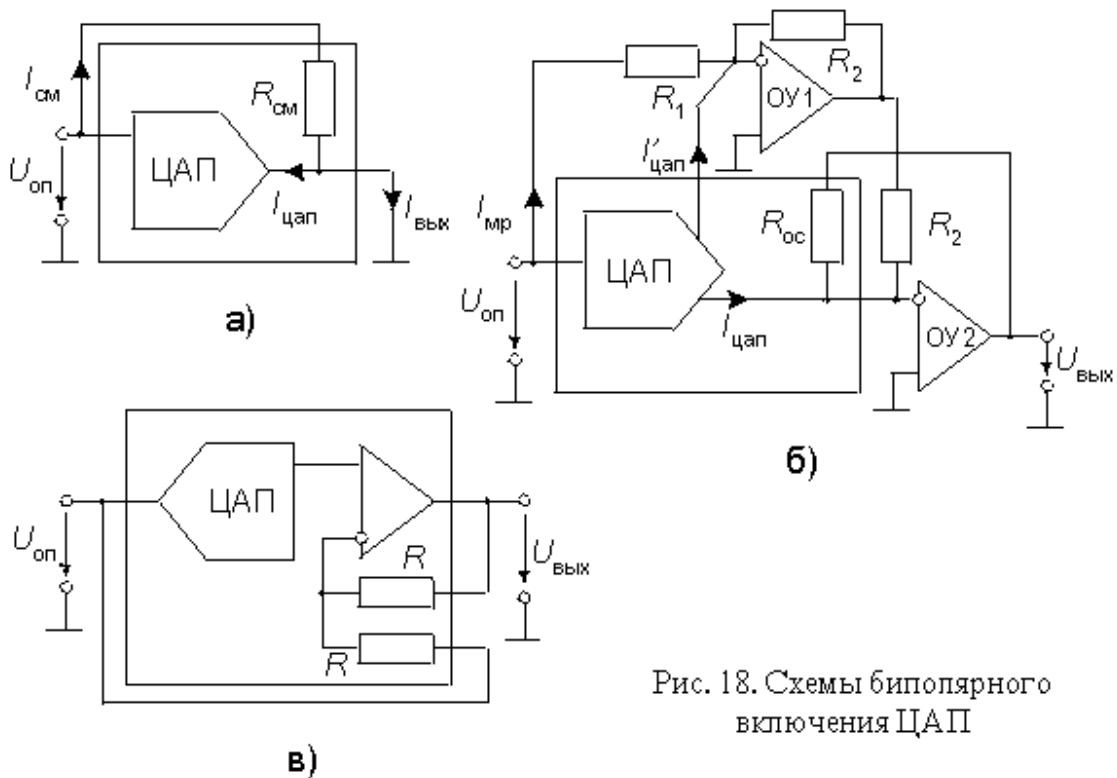


Рис. 18. Схемы биполярного включения ЦАП

В принципе, аналогично можно решить задачу смещения выходного тока и для ЦАП на МОП-ключах. Для этого нужно проинвертировать опорное напряжение, а затем сформировать из $-U_{оп}$ ток смещения, который следует вычесть из выходного тока ЦАП. Однако для сохранения температурной стабильности лучше обеспечить формирование тока смещения непосредственно в ЦАП. Для этого в схему на рис. 8а вводят второй операционный усилитель и второй выход ЦАП подключают ко входу этого ОУ (рис. 18б).

Второй выходной ток ЦАП, согласно (10),

$$I'_{\text{ВЫХ}} = I_{\text{ВХ}} - I_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{R \cdot 2^N} = \frac{U_{\text{ОП}}(2^N - 1)}{R \cdot 2^N} - I_{\text{ВЫХ}} \quad (21)$$

На входе ОУ1 ток $I'_{\text{ВЫХ}}$ суммируется с током $I_{\text{МР}}$, соответствующим единице младшего разряда входного кода. Суммарный ток инвертируется. Ток, протекающий через резистор обратной связи $R_{\text{ОС}}$ ОУ2, составляет

$$I_{\text{ОС}} = I_{\text{ВЫХ}} - I'_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{R \cdot 2^N} = 2 \left(I_{\text{ВЫХ}} - \frac{U_{\text{ОП}}}{R \cdot 2^N} \right) \quad (22)$$

или, с учетом (8)

$$I_{\text{ОС}} = \frac{U_{\text{ОП}}}{R \cdot 2^{N-1}} (D - 2^{N-1}) \quad (23)$$

При

$$D = 0, \quad I_{\text{ОС}} = -\frac{U_{\text{ОП}}}{R} \quad (24)$$

а при

$$D = 2^N - 1, \quad I_{\text{ОС}} = \frac{U_{\text{ОП}}}{R} \frac{2^N - 1}{2^{N-1}} \quad (25)$$

Это в случае $N=8$ с точностью до множителя 2 совпадает с данными табл. 6, с учетом того, что для преобразователя на МОП-ключах максимальный выходной ток

$$I_{\text{МАКС}} = \frac{U_{\text{ОП}}}{R} \frac{2^N - 1}{2^N}$$

Если резисторы R_2 хорошо согласованы по сопротивлению, то абсолютное изменение их величины при колебаниях температуры не влияет на выходное напряжение схемы.

У цифро-аналоговых преобразователей с выходным сигналом в виде напряжения, построенных на инверсной резистивной матрице (см. рис. 9), можно более просто реализовать биполярный режим (рис. 18в). Как правило, такие ЦАП содержат на кристалле выходной буферный усилитель. Для работы ЦАП в униполярном включении свободный вывод нижнего по схеме резистора R не подключают, либо подключают к общей точке схемы для удвоения выходного напряжения. Для работы в биполярном включении свободный вывод этого резистора соединяют со входом опорного напряжения ЦАП. ОУ в этом случае работает в дифференциальном включении и его выходное напряжение с учетом (16)

$$U_{\text{ВЫХ}} = 2U_{\text{ЦАП}} - U_{\text{ОП}} = 2U_{\text{ОП}} \left(\frac{D}{2^N} - \frac{1}{2} \right) \quad (26)$$

Перемножители и делители функций

Как уже указывалось выше, ЦА-преобразователи на МОП-ключах, допускают изменение опорного напряжения в широких пределах, в том числе и смену полярности. Из формул (8) и (17) следует, что выходное напряжение ЦАП пропорционально произведению опорного напряжения на входной цифровой код. Это обстоятельство позволяет непосредственно использовать такие ЦАП для перемножения аналогового сигнала на цифровой код.

При униполярном включении ЦАП выходной сигнал пропорционален произведению двухполярного аналогового сигнала на однополярный цифровой код. Такой перемножитель называют двухквadrантным. При биполярном включении ЦАП (рис. 18б и 18в) выходной сигнал пропорционален произведению двухполярного аналогового сигнала на двухполярный цифровой код. Эта схема может работать как четырехквadrантный перемножитель.

Деление входного напряжения на цифровой масштаб $M_D = D/2^N$ выполняется с помощью схемы двухквadrантного делителя (рис. 19).

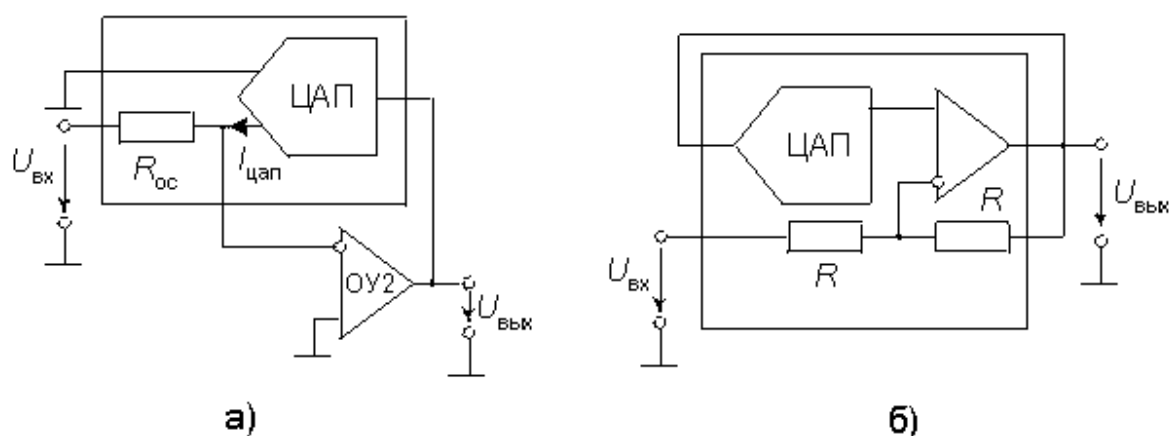


Рис. 19. Схемы двухквadrантных делителей

В схеме на рис. 19а преобразователь на МОП-ключах с токовым выходом работает как преобразователь "напряжение-ток", управляемый кодом D и включенный в цепь обратной связи ОУ. Входное напряжение подается на свободный вывод резистора обратной связи ЦАП, размещенного на кристалле ИМС. В этой схеме выходной ток ЦАП

$$I_{\text{ЦАП}} = \frac{U_{\text{ВЫХ}}}{R \cdot 2^N} D = -\frac{U_{\text{ВХ}}}{R_{\text{ос}}}$$

что при выполнении условия $R_{\text{ос}} = R$ дает

$$U_{\text{ВЫХ}} = -U_{\text{ВХ}} \frac{2^N}{D} = -\frac{U_{\text{ВХ}}}{M_D}$$

Следует отметить, что при коде "все нули" обратная связь размыкается. Предотвратить этот режим можно, либо запретив такой код программно, либо включив между выходом и инвертирующим входом ОУ резистор с сопротивлением, равным $R \cdot 2^{N+1}$.

Схема делителя на основе ЦАП с выходом в виде напряжения, построенном на инверсной резистивной матрице и включающем буферный ОУ, приведена на рис. 8.19б. Выходное и входное напряжения этой схемы связаны уравнением

$$U_{\text{ВЫХ}} = \frac{2U_{\text{ВЫХ}}D}{2^N} - U_{\text{ВХ}} \quad (27)$$

Отсюда следует

$$U_{\text{ВЫХ}} = \frac{U_{\text{ВХ}}2^{N-1}}{D - 2^{N-1}} = \frac{U_{\text{ВХ}}}{2M_D - 1}$$

В данной схеме усилитель охвачен как положительной, так и отрицательной обратными связями. Для преобладания отрицательной обратной связи (иначе ОУ превратится в компаратор) необходимо выполнение условия $D < 2^{N-1}$ или $M_D < 1/2$. Это ограничивает значение входного кода нижней половиной шкалы.

Аттенюаторы и интеграторы на ЦАП

Аттенюаторы, т.е. регуляторы уровня сигнала, с цифровым управлением гораздо более надежны и долговечны, чем традиционные аттенюаторы на основе переменных резисторов. Их целесообразно использовать в измерительных приборах и других устройствах, требующих подстройки параметров, особенно автоматической. Такие аттенюаторы можно наиболее просто построить на основе перемножающего ЦАП с инверсной резистивной матрицей и буферным усилителем. В принципе для этой цели подойдет любой ЦАП указанного типа, но некоторыми фирмами выпускаются преобразователи, оптимизированные для выполнения указанной функции. На рис. 20а приведена схема аттенюатора на переменном резисторе, а на рис. 20б - аналогичная схема на перемножающем ЦАП.

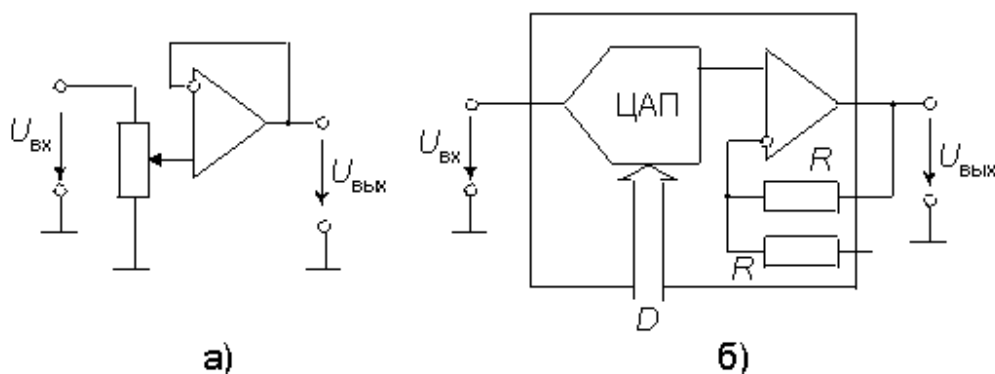


Рис. 20. Схемы аттенюаторов

Если входной сигнал - однополярный, целесообразно использовать ЦАП с однополярным питанием, но буферный ОУ должен иметь выход "rail-to-rail", т.е. его выходное напряжение должно достигать нуля и напряжения питания. Если ЦАП - многоканальный, то у каждого преобразователя микросхемы должен быть индивидуальный вход опорного напряжения. Этим требованиям в разной степени удовлетворяют такие ИМС ЦАП, как 2-х канальный 12-разрядный MAX532, 4-х канальный 8-разрядный MAX509, 8-ми канальный 8-разрядный AD8441, 8-ми канальный 8-разрядный DAC-8841 и др.

Для построения интегратора с цифровой установкой постоянной времени интегрирования можно использовать базовую схему интегратора, а в качестве входного резистора включить ЦАП с суммированием напряжений (рис. 12). На базе такой схемы можно построить фильтры, в том числе фильтры на основе метода переменных состояния, перестраиваемые генераторы импульсов и т.д.

Системы прямого цифрового синтеза сигналов

Важной областью применения ЦАП является синтез аналоговых сигналов необходимой формы. Аналоговые генераторы сигналов - синусоидальной, треугольной и прямоугольной форм - имеют низкую точность и стабильность, не могут управляться от ЭВМ. В последние годы получили развитие системы прямого цифрового синтеза сигналов, обеспечивающие высокую точность задания частоты и начальной фазы сигналов, а также высокую верность воспроизведения их формы. Более того, эти системы позволяют генерировать сигналы большого многообразия форм, в том числе и форм, задаваемых пользователем. Упрощенная блок-схема генератора прямого цифрового синтеза сигналов приведена на рис. 21.

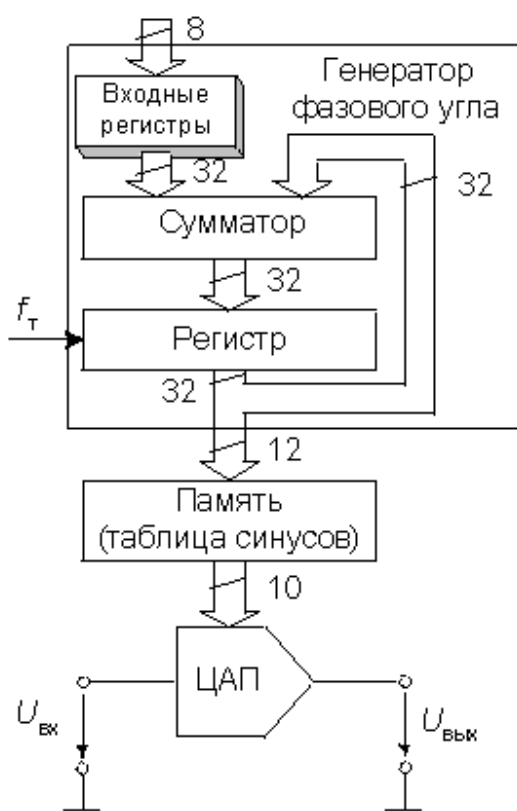


Рис. 21. Блок-схема генератора прямого синтеза

В принципе, системы прямого цифрового синтеза просты. Более того, теория и основные способы построения таких систем известны уже около 30 лет. Правда, только недавно появились ЦАП и специализированные аналого-цифровые ИМС, подходящие для синтеза сигналов в широкой полосе частот.

Схема прямого цифрового синтеза содержит три основных блока: генератор фазового угла, память и ЦАП. Генератор фазового угла в типичном случае представляет собой накапливающий сумматор с регистром. Работает он просто как регистр фазы, содержимое которого получает приращение на

некоторый фазовый угол через заданные интервалы времени. Приращение фазы D_j загружается в виде цифрового кода во входные регистры. Память играет роль таблицы функций. Код текущей фазы поступает на ее адресные входы, а с выхода данных на вход ЦА-преобразователя поступает код, соответствующий текущему значению заданной функции. ЦАП в свою очередь формирует аналоговый сигнал.

Регистр содержит текущую фазу выходного сигнала в виде целого числа, которое будучи поделено на 2^N , где N -разрядность сумматора, равно доле периода. Увеличение разрядности регистра повышает только разрешающую способность этой доли. Частота выходного сигнала равна произведению частоты тактов $f_{\text{ТАКТ}}$ на приращение фазы в каждом периоде тактов. При использовании N -разрядного сумматора частота выходного сигнала будет равна

$$f_{\text{ВЫХ}} = \frac{\Delta\varphi \cdot f_{\text{ТАКТ}}}{2^N}$$

Генераторы прямого синтеза выпускаются в виде ИМС. В частности, микросхема AD9850, упрощенная структура которой представлена на рис. 21, содержит 32-разрядный генератор фазового угла и 10-разрядный ЦАП. Загрузка приращения фазы осуществляется по 8-разрядной шине данных побайтово в четыре входных регистра. Память содержит таблицу синусов. Максимально допустимая тактовая частота составляет 125 МГц. При этом разрешение по частоте составляет 0,0291 Гц. Быстрый интерфейс позволяет менять частоту выходного сигнала до 23 миллионов раз в секунду.

Параметры ЦАП

При последовательном возрастании значений входного цифрового сигнала $D(t)$ от 0 до 2^N-1 через единицу младшего разряда (ЕМР) выходной сигнал $U_{\text{ВЫХ}}(t)$ образует ступенчатую кривую. Такую зависимость называют обычно характеристикой преобразования ЦАП. В отсутствие аппаратных погрешностей средние точки ступенек расположены на идеальной прямой 1 (рис. 22), которой соответствует идеальная характеристика преобразования. Реальная характеристика преобразования может существенно отличаться от идеальной размерами и формой ступенек, а также расположением на плоскости координат. Для количественного описания этих различий существует целый ряд параметров.

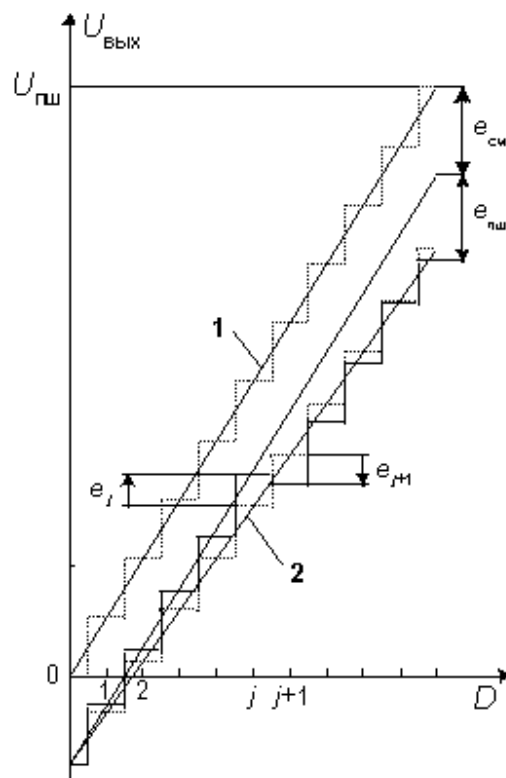


Рис. 22. Статическая характеристика преобразования ЦАП

Статические параметры

Разрешающая способность - приращение $U_{\text{вых}}$ при преобразовании смежных значений D_j , т.е. отличающихся на ЕМР. Это приращение является шагом квантования. Для двоичных кодов преобразования номинальное значение шага квантования $h=U_{\text{пш}}/(2N-1)$, где $U_{\text{пш}}$ - номинальное максимальное выходное напряжение ЦАП (напряжение полной шкалы), N - разрядность ЦАП. Чем больше разрядность преобразователя, тем выше его разрешающая способность.

Погрешность полной шкалы - относительная разность между реальным и идеальным значениями предела шкалы преобразования при отсутствии смещения нуля.

$$\delta_{\text{ПШ}} = \frac{\varepsilon_{\text{ПШ}}}{U_{\text{ПШ}}} \cdot 100\%$$

Является мультипликативной составляющей полной погрешности. Иногда указывается соответствующим числом ЕМР.

Погрешность смещения нуля - значение $U_{\text{вых}}$, когда входной код ЦАП равен нулю. Является аддитивной составляющей полной погрешности. Обычно указывается в милливольтгах или в процентах от полной шкалы:

$$\delta_{\text{СМ}} = \frac{\varepsilon_{\text{СМ}}}{U_{\text{ПШ}}} \cdot 100\%$$

Нелинейность - максимальное отклонение реальной характеристики преобразования $U_{\text{вых}}(D)$ от оптимальной (линия 2 на рис. 22). Оптимальная характеристика находится эмпирически так, чтобы минимизировать значение погрешности нелинейности. Нелинейность обычно определяется в относительных единицах, но в справочных данных приводится также и в ЕМР. Для характеристики, приведенной на рис. 22.

$$\delta_{\text{н}} = \frac{\varepsilon_j}{U_{\text{пш}}} \cdot 100\%$$

Дифференциальная нелинейность - максимальное изменение (с учетом знака) отклонения реальной характеристики преобразования $U_{\text{вых}}(D)$ от оптимальной при переходе от одного значения входного кода к другому смежному значению. Обычно определяется в относительных единицах или в ЕМР. Для характеристики, приведенной на рис. 22,

$$\delta_{\text{дн}} = \frac{\varepsilon_j + \varepsilon_{j+1}}{U_{\text{пш}}} \cdot 100\%$$

Монотонность характеристики преобразования - возрастание (уменьшение) выходного напряжения ЦАП $U_{\text{вых}}$ при возрастании (уменьшении) входного кода D . Если дифференциальная нелинейность больше относительного шага квантования $h/U_{\text{пш}}$, то характеристика преобразователя немонотонна.

Температурная нестабильность ЦА-преобразователя характеризуется температурными коэффициентами погрешности полной шкалы и погрешности смещения нуля.

Погрешности полной шкалы и смещения нуля могут быть устранены калибровкой (подстройкой). Погрешности нелинейности простыми средствами устранить нельзя.

Динамические параметры

Динамические параметры ЦАП определяются по изменению выходного сигнала при скачкообразном изменении входного кода, обычно от величины "все нули" до "все единицы" (рис. 23).

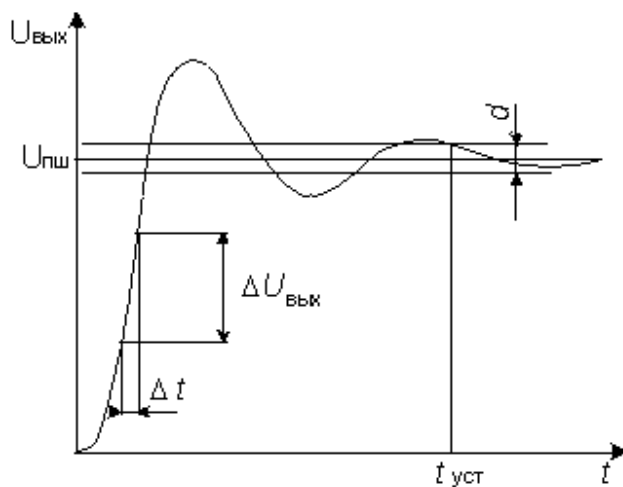


Рис. 23. Переходная характеристика ЦАП

Время установления - интервал времени от момента изменения входного кода (на рис. 23 $t=0$) до момента, когда в последний раз выполняется равенство

$$|U_{\text{вых}} - U_{\text{пш}}| = d/2,$$

Скорость нарастания - максимальная скорость изменения $U_{\text{вых}}(t)$ во время переходного процесса. Определяется как отношение приращения $\Delta U_{\text{вых}}$ ко времени τ , за которое произошло это приращение. Обычно указывается в технических характеристиках ЦАП с выходным сигналом в виде напряжения. У ЦАП с токовым выходом этот параметр в большой степени зависит от типа выходного ОУ.

Для перемножающих ЦАП с выходом в виде напряжения часто указываются частота единичного усиления и мощностная полоса пропускания, которые в основном определяются свойствами выходного усилителя.

Шумы ЦАП

Шум на выходе ЦАП может появляться по различным причинам, вызываемым физическими процессами, происходящими в полупроводниковых устройствах. Для оценки качества ЦАП с высокой разрешающей способностью принято использовать понятие среднеквадратического значения шума. Измеряются обычно в $\text{нВ}/(\text{Гц})^{1/2}$ в заданной полосе частот.

Выбросы (импульсные помехи) - крутые короткие всплески или провалы в выходном напряжении, возникающие во время смены значений выходного кода за счет несинхронности размыкания и замыкания аналоговых ключей в разных разрядах ЦАП. Например, если при переходе от значения кода 011...111 к значению 100...000 ключ самого старшего разряда ЦА-преобразователя с суммированием весовых токов откроется позже, чем закроются ключи младших разрядов, то на выходе ЦАП некоторое время будет существовать сигнал, соответствующий коду 000...000.

Выбросы характерны для быстродействующих ЦАП, где сведены к минимуму емкости, которые могли бы их сгладить. Радикальным способом подавления выбросов является использование устройств выборки-хранения. Выбросы оцениваются по их площади (в $\text{пВ} \cdot \text{с}$).

В табл. 2 приведены важнейшие характеристики некоторых типов цифро-аналоговых преобразователей.

Таблица 2

Наименование ЦАП	Разрядность, бит	Число каналов	Тип выхода	Время установ., мкс	Интерфейс	Внутренний ИОН	Напряж. питания, В	Мощность потр. мВт	Примечание
ЦАП широкого применения									
572ПА1	10	1	I	5	-	Нет	5; 15	30	На МОП-ключах перемножающий
MAX504	10	1	U	25	Посл.	Есть	5 или +/-5	2	На МОП-ключах с инверсной резистивной матрицей

594ПА1	12	1	I	3,5	-	Нет	+5, -15	600	На токовых ключах
MAX527	12	4	U	3	Парал.	Нет	+/-5	110	Загрузка входных слов по 8-ми выводной шине
DAC8512	12	1	U	16	Посл.	Есть	5	5	
AD7841	14	8	U	20	Парал.	Нет	5; +/-15	420	На МОП-ключах с инверсной резистивной матрицей
AD8600	8	16	U	2	Парал.	Нет	5 или +/-5	120	На МОП-ключах с инверсной резистивной матрицей
AD8403	8	4	-	2	Посл.	Нет	5	0,028	Цифровой потенциометр
Микромощные ЦАП									
MAX515	10	1	U	25	Посл.	Нет	5	0,7	Перемножающий в 8-ми выводном корпусе
MAX530	12	1	U	25	Парал.	Есть	5 или +/-5	0,75	Перемножающий потребление - 0,2 мВт в экономичном режиме
MAX550B	8	1	U	4	Посл.	Нет	2,5:5	0,2	Потребление 5 мкВт в экономичном режиме
AD7390	12	1	U	60	Посл.	Нет	2,7:5	0,5	Перемножающий SPI-совместимый интерфейс
AD7943	12	1	I	0,6	Посл.	Нет	5	0,025	Перемножающий
AD5321	12	1	U	10	Посл.	Нет	5 или 3	0,75 (5 ч) 0,36 (3 ч)	6-ти выводной корпус, потребление 0,15 мкВт в экономичном режиме. I ² C-совместимый

									интерфейс
Прецизионные ЦАП									
AD7846	16	1	U	9	Парал.	Нет	+/-15	100	Интегральная нелинейность <= 2 ЕМР
AD7244	14	2	U	4	Посл.	Есть	+5	200	Интегральная нелинейность <= 2 ЕМР
AD760	18	1	U	13	Посл./ Парал.	Есть	+5,+/-15	700	Интегральная нелинейность <= 1 ЕМР
MAX541	16	1	U	1	Посл.	Нет	5	1,5	Интегральная нелинейность <= 1 ЕМР. 8-ми выв корпус. Самокалибровка
LTC1650	16	1	U	4	Посл.	Нет	+/-5	50	Перемножающий
Быстродействующие ЦАП									
AD9720	10	1	I	4,5 нс	Парал.	Есть	-5,2	1100	Площадь выбросов <= 1,5 пВс
MAX555	12	1	U	0,5 нс (0,024%)	Парал.	Нет	-5,2	980	Перемножающий Площадь выбросов <= 5,6 пВс. R _{вых} =50 Ом
AD9774	14	1	I	35	Парал.	Есть	5	1125	Площадь выбросов <= 5 пВс
AD768	16	1	I	25 нс	Парал.	Есть	+/- 5	460	Интегральная нелинейность <= 4 ЕМР
1118ПА3	8	1	I	10 нс	-	Есть	5, -5,2	500	По входам совместим с ЭСЛ

